

METHOD OF MANUFACTURING TACKED CERAMIC CAPACITOR

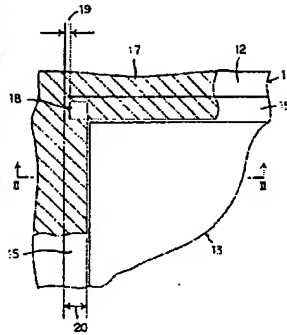
Patent number: JP2002280250
Publication date: 2002-09-27
Inventor: KATO KOJI; BABA HIROYUKI; OMORI NAGATO;
YONEDA YASUNOBU
Applicant: MURATA MANUFACTURING CO
Classification:
- International: H01G4/12; H01G4/30; H01G4/12; H01G4/30; (IPC1-7):
H01G4/12; H01G4/30
- european:
Application number: JP20010073493 20010315
Priority number(s): JP20010073493 20010315

Report a data error here

Abstract of JP2002280250

PROBLEM TO BE SOLVED: To solve the problem of the conventional manufacturing method for a stacked ceramic capacitor having the thickness increases partially, especially at the corner section of a internal electrode, when giving ceramic paste for substantially removing the difference in level due to the thickness of an internal electrode onto a ceramic green sheet, with the result that structural defect or insulation resistance fault is brought about.

SOLUTION: Preferably, an incline 15 is made at the fringe of the internal electrode 13, and ceramic paste 17 is given to overlap the fringe of the internal electrode 13, and also the ceramic past 17 is provided with a cut 18, so that the width 19 of overlap at the corner of the internal electrode 13 is smaller than the width 20 of overlap lying along the side of the internal electrode 13.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2002-280250

(P2002-280250A)

(43) 公開日 平成14年9月27日 (2002.9.27)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 G 4/12	3 6 4	H 0 1 G 4/12	3 6 4 5 E 0 0 1
4/30	3 1 1	4/30	3 1 1 D 5 E 0 8 2

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願2001-73493 (P2001-73493)

(22) 出願日 平成13年3月15日 (2001.3.15)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 加藤 浩二

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72) 発明者 馬場 広之

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(74) 代理人 100085143

弁理士 小柴 雅昭

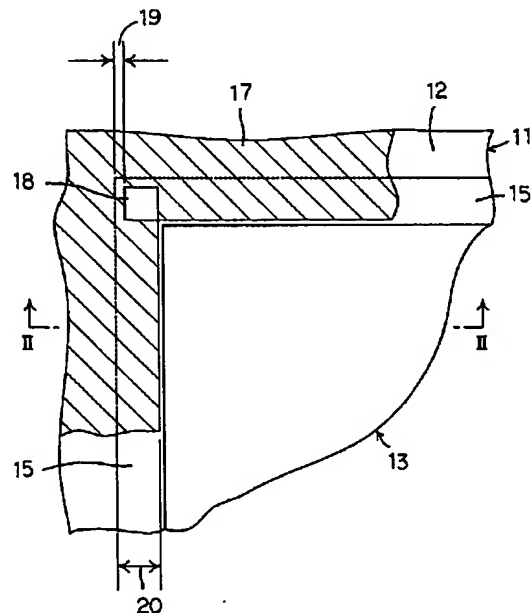
最終頁に続く

(54) 【発明の名称】 積層セラミックコンデンサの製造方法

(57) 【要約】

【課題】 積層セラミックコンデンサの製造において、内部電極の厚みによる段差を実質的になくすためにセラミックペーストをセラミックグリーンシート上に付与するとき、特に内部電極の隅の部分での厚みが局所的に増加し、その結果、構造欠陥や絶縁抵抗不良がもたらされることがある。

【解決手段】 内部電極13の周縁部に好ましくは傾斜面15を形成し、セラミックペースト17を、内部電極13の周縁部に重なるように付与するとともに、内部電極13の隅での重なり幅19を、内部電極13の辺に沿う重なり幅20より小さくなるように、セラミックペースト17に切欠き部18を設ける。



【特許請求の範囲】

【請求項1】 セラミックグリーンシートを用意する工程と、

前記セラミックグリーンシートの主面上の複数箇所に分布するように行および列方向に配列され、かつその厚みによる段差をもたらす状態で、複数の四角形状の内部電極を形成する工程と、

前記内部電極の厚みによる段差を実質的になくすように、前記セラミックグリーンシートの前記主面上の前記内部電極が形成されていない領域にセラミックペースト 10

を付与する工程と、
前記セラミックペーストが付与された前記セラミックグリーンシートを積み重ねかつプレスし、それによって、生の積層体を得る工程と、

前記生の積層体を、個々の積層セラミックコンデンサのための積層体チップとなるようにカットする工程と、カットされた前記積層体チップを焼成する工程とを備える、積層セラミックコンデンサの製造方法であって、前記セラミックペーストを付与する工程において、前記セラミックペーストは、前記内部電極の周縁部に重なるように付与されるとともに、前記内部電極の隅での重なり 20

の幅は、前記内部電極の辺に沿う重なり幅より小さくなるようにされることを特徴とする、積層セラミックコンデンサの製造方法。

【請求項2】 前記内部電極を形成する工程において、前記内部電極は、その周縁部において前記セラミックグリーンシートの主面に対して鋭角をもつ傾斜面を与えるように形成される、請求項1に記載の積層セラミックコンデンサの製造方法。

【請求項3】 前記セラミックペーストを付与する工程において、前記セラミックペーストは、前記傾斜面の範囲内で前記内部電極の周縁部に重なるように付与される、請求項2に記載の積層セラミックコンデンサの製造方法。

【請求項4】 前記セラミックペーストを付与する工程は、前記セラミックペーストをスクリーン印刷によって付与する工程を備える、請求項1ないし3のいずれかに記載の積層セラミックコンデンサの製造方法。

【請求項5】 前記セラミックペーストを付与する工程において、前記セラミックペーストは、前記内部電極の 40

辺に沿う重なり幅が340μm以下となるようにされる、請求項1ないし4のいずれかに記載の積層セラミックコンデンサの製造方法。

【請求項6】 前記セラミックペーストを付与する工程において、前記セラミックペーストは、前記内部電極の 50

辺に沿う重なり幅が320μm未満となるようにされる、請求項5に記載の積層セラミックコンデンサの製造方法。

【請求項7】 前記セラミックペーストを付与する工程において、前記セラミックペーストは、前記内部電極の

隅では重ならないようにされる、請求項5または6に記載の積層セラミックコンデンサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、積層セラミックコンデンサの製造方法に関するもので、特に、所定の厚みを有する内部電極が部分的に形成された複数のセラミックグリーンシートを積み重ねる工程を備える、積層セラミックコンデンサの製造方法に関するものである。

【0002】

【従来の技術】積層セラミックコンデンサを製造しようとするとき、複数のセラミックグリーンシートを用意され、これらセラミックグリーンシートが積み重ねられる。特定のセラミックグリーンシート上には、内部電極が形成されている。

【0003】このような積層セラミックコンデンサにおいて、その小型化および高性能化を実現するため、セラミックグリーンシートの薄層化および多層化が進められている。これによって、積層セラミックコンデンサの小型化かつ大容量化を図ることができる。しかしながら、セラミックグリーンシートの薄層化および多層化が進めば進むほど、内部電極の厚みがより大きく影響するようになり、以下のような問題を引き起こす。

【0004】すなわち、セラミックグリーンシート上に内部電極を形成し、これらセラミックグリーンシートを積み重ねると、内部電極が形成されている部分と形成されていない部分とで内部電極の厚みによる段差が累積するため、セラミックグリーンシートの積み重ねによって得られた積層体をプレスする工程において、圧力がセラミックグリーンシートの主面方向に関して均一に及ばされず、積層体のデラミネーション等を引き起こす原因となることがある。また、積層体の表面が部分的に膨らんで平面とはならず、以後の焼成段階において、この膨らみ部分に亀裂が生じることもある。また、得られた積層セラミックコンデンサにおいて、このような亀裂が生じないまでも、膨らみ部分が残る、実装工程において、実装ミスの原因となることがある。

【0005】このような問題を解決するため、セラミックグリーンシート上の内部電極が形成されていない領域に、セラミックペーストをスクリーン印刷、グラビア印刷、凸版印刷等の印刷によって付与することによって、セラミックグリーンシート上の段差をなくすることが提案されている。

【0006】図4を参照して、このような積層セラミックコンデンサの製造方法をより詳細に説明すると、まず、図4(1A)および(1B)にそれぞれ示すように、セラミックグリーンシート1aおよび1bが用意される。

【0007】次に、図4(2A)および(2B)にそれぞれ示すように、セラミックグリーンシート1aおよび

1bの主面上に、内部電極2aおよび2bが部分的に形成される。これら内部電極2aおよび2bは、それぞれ、所定の厚みを有していて、セラミックグリーンシート1aおよび1b上には、この厚みによる段差3aおよび3bが生じている。

【0008】上述した内部電極13を形成する工程において、内部電極2aおよび2bは、セラミックグリーンシート1aおよび1bの各々の矩形の主面の長手方向の端に位置する一方の長手方向端縁にのみ届き、かつ主面の他方の長手方向端縁および幅方向の端に位置する2つの幅方向端縁には届かないように形成される。

【0009】次に、図4(3A)および(3B)にそれぞれ示すように、セラミックグリーンシート1aおよび1bの主面上の内部電極2aおよび2bが形成されていない領域に、スクリーン印刷、グラビア印刷、凸版印刷等の印刷により、セラミックペースト4aおよび4bが付与される。これによって、図4(2A)および(2B)にそれぞれ示した内部電極2aおよび2bによる段差3aおよび3bが実質的になくなる。

【0010】次に、図4(3A)および(3B)にそれぞれ示したセラミックグリーンシート1aおよび1bが交互に積み重ねられる。このとき、セラミックグリーンシート1aまたは1bにおける内部電極2aまたは2bが届く長手方向端縁と届かない長手方向端縁とが交互に積み重ね方向に配列された状態となっている。このようにセラミックグリーンシート1aおよび1bを積み重ね、次いでプレスすることによって、図4(4)に示すように、生の積層体5が得られる。

【0011】この生の積層体5は、焼成される。そして、焼結後の積層体5の両端部に外部電極を形成することにより、所望の積層セラミックコンデンサが完成する。

【0012】このように、上述した方法によれば、内部電極2aおよび2bの厚みによる段差3aおよび3bを実質的になくすることができるので、内部電極2aおよび2bの厚みの影響を実質的に受けない状態で、セラミックグリーンシート1aおよび1bを積み重ねることができる。したがって、積層体5においてデラミネーションや膨らみ、さらには亀裂等を生じにくくしながら、セラミックグリーンシート1aおよび1bの薄層化および多層化を図ることができる。

【0013】なお、図4には、1個の積層セラミックコンデンサのための積層体チップとなるべき積層体5を得る方法が図示されているが、通常の場合、積層体チップを能率的に得るようにするため、多数個の積層体チップを与えるマザー状態の積層体5が得られるように、図4に示した各工程が実施され、マザー状態の積層体をカットすることによって個々の積層体チップを取り出すようにされる。そのため、図4に示したセラミックグリーンシート1aおよび1bは、それぞれ、大きな寸法を有する

マザーの状態を用意され、このマザーの状態で、内部電極2aおよび2bの各々の形成、セラミックペースト4aおよび4bの各々の付与、ならびに積み重ねが行なわれる。

【0014】

【発明が解決しようとする課題】しかしながら、上述のように提案されたセラミックグリーンシート上の段差をなくす方法には、次のような問題がある。

【0015】図5には、前述したようなマザーの状態にあるセラミックグリーンシート1の一部と、その主面上に形成される内部電極2の一部とが拡大されて断面図で示されている。また、内部電極2の厚みによる段差を実質的になくすことを目的としながらも、不適正な状態で、セラミックグリーンシート1の主面上に付与されたセラミックペースト4も図示されている。

【0016】セラミックペースト4は、前述したように、スクリーン印刷、グラビア印刷、凸版印刷等の印刷により、付与されるものであるが、このような印刷における位置精度は、30~200μm程度である。そのため、印刷位置のずれが発生した場合には、図5に示すように、セラミックペースト4の一部が内部電極2上に乗りに上げてしまい、段差を逆に助長する結果を招いてしまう。

【0017】他方、上述した問題を回避するため、図6に示すように、セラミックペースト4の印刷パターン設計段階で、セラミックペースト4と内部電極2との間にたとえ数十μmのギャップ6が形成されるようにし、印刷位置のずれが生じても、セラミックペースト4が内部電極2上に乗りに上げる状態が生じにくくすることも提案されている。しかしながら、この方法によれば、ギャップ6の存在のために、内部電極2の端部が歪みやすいという問題や、焼成後の積層体において、ボイド等の構造欠陥を招きやすいという問題に遭遇する。

【0018】そこで、この発明の目的は、上述した問題を解決し得る、積層セラミック電子部品の製造方法を提供しようとするところである。

【0019】

【課題を解決するための手段】この発明は、セラミックグリーンシートを用意する工程と、セラミックグリーンシート1の主面上の複数箇所に分布するように行および列方向に配列され、かつその厚みによる段差をもたらず状態で、複数の四角形状の内部電極を形成する工程と、内部電極の厚みによる段差を実質的になくすように、セラミックグリーンシート1の主面上の内部電極が形成されていない領域にセラミックペーストを付与する工程と、セラミックペーストが付与されたセラミックグリーンシートを積み重ねかつプレスし、それによって、生の積層体を得る工程と、生の積層体を、個々の積層セラミックコンデンサのための積層体チップとなるようにカットする工程と、カットされた積層体チップを焼成する工程とを

備える、積層セラミックコンデンサの製造方法に向けられる。

【0020】この発明は、前述した技術的課題を解決するため、セラミックペーストを付与する工程において、セラミックペーストは、内部電極の周縁部に重なるように付与されるとともに、内部電極の隅での重なり幅は、内部電極の辺に沿う重なり幅より小さくなるようにされることを特徴としている。

【0021】この発明において、好ましくは、内部電極を形成する工程において、内部電極は、その周縁部においてセラミックグリーンシートの主面に対して鋭角をもつ傾斜面を与えるように形成される。

【0022】この好ましい実施態様において、より好ましくは、セラミックペーストを付与する工程において、セラミックペーストは、上述した傾斜面の範囲内で内部電極の周縁部に重なるように付与される。

【0023】また、この発明において、好ましくは、セラミックペーストを付与する工程を実施するにあたって、セラミックペーストをスクリーン印刷によって付与することが行なわれる。

【0024】また、セラミックペーストを付与する工程において、セラミックペーストは、内部電極の辺に沿う重なり幅が $340\mu\text{m}$ 以下となるようにされることが好ましい。より好ましくは、セラミックペーストを付与する工程において、セラミックペーストは、内部電極の辺に沿う重なり幅が $320\mu\text{m}$ 未満となるようにされる。

【0025】なお、セラミックペーストを付与する工程において、セラミックペーストは、内部電極の隅では重ならないようにされてよい。

【0026】

【発明の実施の形態】この発明の一実施形態による積層セラミックコンデンサの製造方法においては、基本的に、図4に示した各工程が実施され、また、製造の能率を上げるため、図4に示した各工程は、マザーの状態で行なわれる。図3には、この実施形態による積層セラミックコンデンサの製造方法に含まれる特徴的な工程が示されている。また、図1は、図3(2)の一部を拡大して示すものであり、図2は、さらに拡大して示すもので、図1の線I-Iに沿う断面図である。

【0027】図3(1)を参照して、まず、セラミックグリーンシート11がマザーの状態で行なわれる。セラミックグリーンシート11は、たとえば、誘電体セラミック材料粉末を、バインダおよび可塑剤とともに有機溶剤中に分散させることによって、セラミックスラリーを作製し、このセラミックスラリーを、コーターを用いてキャリアフィルム上に塗布することによってシート状に成形し、これを乾燥することによって作製されることができ。

【0028】次いで、セラミックグリーンシート11の

主面12上の複数箇所分布するように行および列方向に配列された状態で、複数の四角形状の内部電極13が形成される。内部電極13は、たとえば、スクリーン印刷、グラビア印刷、凸版印刷等の印刷法を適用して、導電性ペーストをセラミックグリーンシート11上に付与することによって形成される。この内部電極13は、その厚みに起因して、セラミックグリーンシート11の主面12上において段差をもたらしている。

【0029】図3(1)には、後のカット工程において取り出される個々の積層セラミックコンデンサのための積層体チップ14が占める領域が点鎖線で示されている。1つの積層体チップ14を単位として見たとき、内部電極13は、セラミックグリーンシート11の長手方向の端に位置する一方の長手方向端縁のみ届き、かつセラミックグリーンシート11の他方の長手方向端縁および幅方向の端に位置する2つの幅方向端縁には届かないように形成されている。

【0030】また、内部電極13は、図2によく示されているように、その周縁部においてセラミックグリーンシート11の主面12に対して鋭角をもつ傾斜面15を与えるように形成されることが好ましい。この傾斜面15の主面12に対する角度16は、好ましくは、 0.3° 度 $\sim 30^\circ$ 度の範囲になるように選ばれる。

【0031】内部電極13は、前述したように、たとえば、スクリーン印刷、グラビア印刷、凸版印刷等の印刷法によって形成されるが、この印刷法において用いられるスクリーンのようなマスク、印版等により、あるいは、内部電極13の形成のために用いる導電性ペーストの粘度を調整したりすること等によって、上述した傾斜面15を容易に形成することができる。このように、内部電極13が印刷法によって形成される場合、次いで、内部電極13を乾燥することが行なわれる。なお、内部電極13は、スパッタリングのような乾式めっきによって形成されることもあるが、この場合には、マスクを工夫したりすることによって、傾斜面15を容易に形成することができる。

【0032】次いで、内部電極13の厚みによる段差を実質的になくすように、セラミックグリーンシート11の主面12上であって、内部電極13が形成されていない領域に、セラミックペースト17が、たとえば、スクリーン印刷、グラビア印刷、凸版印刷等の印刷法によって付与される。セラミックペースト17は、少なくともセラミック粉末、バインダおよび溶剤を含むものであるが、ここに含まれるセラミック粉末としては、セラミックグリーンシート11に含まれる誘電体セラミック材料粉末と実質的に同じ成分であることが好ましい。

【0033】セラミックペースト17がスクリーン印刷によって付与される場合、スクリーン印刷において用いられるスキージ(図示せず)は、内部電極13の配列の行または列方向に移動される。

【0034】セラミックペースト17は、好ましくは傾斜面15の範囲内で、内部電極13の周縁部に重なるように付与される。これによって、たとえ印刷等での位置ずれが生じて、前述の図6に示すように、内部電極13とセラミックペースト17との間にギャップが形成される事態を生じにくくすることができる。

【0035】内部電極13は、前述のように、マスクを用いてスクリーン印刷等によって形成されるとき、マスクによる印刷部分の隅の部分において、内部電極13の材料となる導電性ペーストがより多く溜まり、そのため、図2に示すように、内部電極13の隅の部分に突起21がしばしば形成される。

【0036】これに対して、この発明の特徴的構成として、セラミックペースト17は、内部電極13の周縁部に重なるように付与されるが、内部電極13の隅の部分では、セラミックペースト17に切欠き部18が形成され、それによって、図1によく示されているように、内部電極13の隅での重なり幅19は、内部電極13の辺に沿う重なり幅20より小さくなるようにされる。

【0037】なお、後述する実験例からわかるように、上述の内部電極13の辺に沿う重なり幅20は、好ましくは、 $340\mu\text{m}$ 以下、より好ましくは、 $320\mu\text{m}$ 未満となるようにされる。また、図示しないが、隅での重なり幅19は0であっても、すなわち、セラミックペースト17は内部電極13の隅では重ならないようにされてもよい。

【0038】その後、複数のセラミックグリーンシート11が積み重ねられ、次いでプレスされることによって、生の積層体が得られる。

【0039】上述したプレス工程において、セラミックグリーンシート11、内部電極13およびセラミックペースト17の各間での密着性が高められるとともに、内部電極13とセラミックペースト17との境界部分におけるレベリング性がより高められる。

【0040】上述したレベリング性の向上は、主として、プレスによる内部電極13の材料である導電性ペーストの流動によってもたらされるものである。このような導電性ペーストの典型的な流動は、図2において矢印22で示すように、内部電極13の突起21が傾斜面15を降りるように生じる。

【0041】したがって、この実施形態によれば、内部電極13の隅の部分において、セラミックペースト17に切欠き部18が設けられ、隅での重なり幅19が辺に沿う重なり幅20より小さくされているので、上述のように内部電極13の隅の部分における突起21が切欠き部18に有利に逃がされ、ここに局所的な厚みの差がもたらされることを有利に防止することができる。

【0042】また、内部電極13に対するセラミックペースト17の隅での重なり幅19を辺に沿う重なり幅20より小さくするようにすれば、内部電極13の全周囲

にわたって同じ重なり幅をもってセラミックペースト17を付与する場合に比べて、セラミックペースト17の付与領域の位置ずれに対する許容範囲を広げることができる。

【0043】次に、生の積層体は、マザーの状態にあるため、個々の積層セラミックコンデンサのための複数の積層体チップ14（図3（1）参照）となるようにカットされる。

【0044】このカットされた積層体チップ14は、次いで、焼成される。そして、焼結後の積層体チップ14の両端部に外部電極を形成することにより、所望の積層セラミックコンデンサが完成される。

【0045】このような方法によって積層セラミックコンデンサを製造すれば、内部電極13の周縁部に傾斜面15が形成され、セラミックペースト17がこの傾斜面15の範囲で内部電極13の周縁部に重なるように付与され、かつ、セラミックペースト17の内部電極13の隅での重なり幅19が内部電極13の辺に沿う重なり幅20より小さくなるようにされるので、たとえば図5および図6に示したような不都合が生じにくく、また、特に内部電極13の隅の部分での突起21による局所的な厚みの増加を防止でき、したがって、デラミネーション、膨らみ、亀裂、ボイド等の構造欠陥や、内部電極13の端部での折れ曲がりや、それによる絶縁抵抗の不良等を生じさせにくくすることができる。

【0046】次に、この発明による効果を確認するために実施した実験例について説明する。

【0047】（実験例1）誘電体セラミック材料として、 BaTiO_3 を用意し、その粉末を、バインダおよび可塑剤とともに、有機溶剤中に投入し、ボールミルにおいて16時間湿式混合を行なうことにより、セラミックスラリーを作製した。

【0048】次に、コーターを用いて、このセラミックスラリーを、キャリアフィルム上に塗布することによってシート状に成形し、次いでこれを乾燥し、セラミックグリーンシートを得た。

【0049】次に、セラミックグリーンシート上に、導電性ペーストをスクリーン印刷することによって内部電極を形成した。このとき、内部電極の周縁部において傾斜面を与えるように、導電性ペーストの粘度を調整した。

【0050】次に、上述の内部電極による厚みを実質的になくすように、セラミックグリーンシートの主面上の内部電極が形成されていない領域にセラミックペーストを付与した。セラミックペーストとしては、前述したセラミックグリーンシートに含まれる誘電体セラミック材料と同じ誘電体セラミック材料を含むものを用いた。また、セラミックペーストを内部電極の周縁部に重なるように付与したが、表1に示すように、内部電極の辺に沿う重なり幅および隅での重なり幅を種々に変えた試料を

作製した。

【0051】

【表1】

試料 番号	辺に沿う 重なり幅 (μm)	隅での 重なり幅 (μm)	構造欠陥 発生率	折れ曲がり 状態	IR不良 発生率
1	20	10	0/100	○	0/1000
2	40	20	0/100	○	0/1000
3	60	40	0/100	○	0/1000
4	80	40	0/100	○	0/1000
5	100	40	0/100	○	0/1000
6	120	100	0/100	○	0/1000
7	140	100	0/100	○	0/1000
8	160	100	0/100	○	0/1000
9	180	100	0/100	○	0/1000
10	200	100	0/100	○	0/1000
11	220	100	0/100	○	0/1000
12	240	100	0/100	○	0/1000
13	260	100	0/100	○	0/1000
14	280	100	0/100	○	0/1000
15	300	100	0/100	○	0/1000
16	320	100	0/100	△	2/1000
17	340	100	0/100	△	12/1000
18	360	100	5/100	△	10/1000
19	380	100	4/100	×	16/1000
20	400	100	7/100	×	19/1000

【0052】次に、セラミックペーストを乾燥した後、このように内部電極およびセラミックペーストが形成されたセラミックグリーンシートを500層積層し、さらに、その上下に、内部電極およびセラミックペーストのいずれもが形成されていないセラミックグリーンシートを積層することによって、マザー状態の生の積層体を得た。

【0053】次に、この生の積層体を、80℃および1500Kg/cm²の加圧条件で熱プレスした。

【0054】次に、生の積層体を、切断刃を用いてカットし、個々の積層セラミックコンデンサのための複数の積層体チップを得た。

【0055】次に、この生の積層体チップを脱脂処理した後、焼成炉に投入し、最高温度1300℃で約20時間保持するプロファイルをもって焼成し、さらに、外部電極を形成することによって、積層セラミックコンデンサを完成させた。

【0056】このようにして得られた各試料に係る積層セラミックコンデンサについて、表1に示すように、構造欠陥発生率、折れ曲がり状態および絶縁抵抗(IR)不良発生率を評価した。

【0057】構造欠陥発生率については、各試料の外観を観察することによって構造欠陥の有無を評価し、その評価結果から、全試料数に対する構造欠陥が発生している試料数の比率を求め、構造欠陥発生率とした。

【0058】また、折れ曲がり状態は、各試料の断面を

観察することによって、内部電極の端部での折れ曲がり状態を評価したもので、折れ曲がりが生じなかったものを「○」、やや生じたものを「△」、比較的大きく生じたものを「×」でそれぞれ示した。

【0059】なお、内部電極の端部での折れ曲がりとは、たとえば、セラミックペーストの端縁が内部電極の周縁部の傾斜面を越えて、内部電極とセラミックペーストとの重なり部分で厚みが増すことが原因となったり、内部電極とセラミックペーストとの間にギャップが形成されて、このギャップに沿って内部電極が歪むことが原因となったりして生じるものである。

【0060】また、IR不良発生率については、各試料に係る積層セラミックコンデンサの絶縁抵抗(IR)を、印加電圧10Vおよび印加時間2分間の条件で測定し、その抵抗値が1MΩ以下となったものを不良と判定し、全試料数に対するIR不良発生試料数の比率を求めたものである。

【0061】表1に示した試料は、すべて、隅での重なり幅が辺に沿う重なり幅より小さいという条件を満たしている。

【0062】しかしながら、構造欠陥発生率について注目すると、辺に沿う重なり幅が360 μm 以上の試料18~20では、構造欠陥が発生し、辺に沿う重なり幅が340 μm 以下の試料1~17では、構造欠陥が発生しなかった。このことから、辺に沿う重なり幅は、340 μm 以下であることが好ましいと言える。

【0063】なお、上述した構造欠陥は、内部電極の隅の部分での突起により、厚みが増すことが原因となって生じたものと考えられる。

【0064】また、折れ曲がり状態およびIR不良発生率について注目すると、辺に沿う重なり幅が320 μm 以上の試料16~20では、折れ曲がりや生じたり、比較的大きく生じたりし、また、IR不良も発生している。また、折れ曲がりとはIR不良とは相関関係があり、IR不良の多くは内部電極の端部の折れ曲がり原因となって生じていることが推測できる。したがって、このような折れ曲がりによるIR不良を防止するためには、試料1~15のように、辺に沿う重なり幅が320 μm 未満となるようにされることが好ましいと言える。

【0065】なお、上述した内部電極の端部の折れ曲がりやIR不良は、セラミックペーストの、内部電極の周縁部への重なりに関して、隅での重なり幅を辺に沿う重なり幅より小さくしても、上述した寸法では内部電極の突起分の導電性ペーストを吸収しきれなかったことが原因となって生じたものと考えられる。

【0066】(実験例2)表2に示すように、辺に沿う重なり幅を80 μm に固定しながら、隅での重なり幅を0~140 μm の範囲で変えたことを除いて、上述した実験例1の場合と同様の工程を経て、試料となる積層セラミックコンデンサを作製し、また、同様に、構造欠陥

発生率、折れ曲がり状態およびIR不良発生率を評価した。

【0067】

【表2】

試料 番号	辺に沿う 重なり幅 (μm)	隅での 重なり幅 (μm)	構造欠陥 発生率	折れ曲がり 状態	IR不良 発生率
21	80	0	0/100	○	0/1000
22	80	20	0/100	○	0/1000
23	80	40	0/100	○	0/1000
24	80	60	0/100	○	0/1000
25	80	80	0/100	△	8/1000
26	80	100	2/100	△	10/1000
27	80	120	7/100	×	12/1000
28	80	140	11/100	×	37/1000

【0068】なお、表2において、試料23は、表1に示した試料4と同等である。

【0069】表2において、試料21～24では、隅での重なり幅が辺に沿う重なり幅より小さく、試料25では、隅での重なり幅と辺に沿う重なり幅とが互いに等しく、試料26～28では、隅での重なり幅が辺に沿う重なり幅より大きくされている。

【0070】これらの試料のうち、隅での重なり幅が辺に沿う重なり幅より小さくされた試料21～24によれば、構造欠陥が発生せず、折れ曲がりが生じず、また、IR不良も発生しなかった。

【0071】これらに対して、試料25のように、隅での重なり幅が辺に沿う重なり幅と等しくされると、構造欠陥は発生しなかったものの、折れ曲がりや生じ、また、IR不良も発生した。

【0072】また、試料26～28のように、隅での重なり幅が辺に沿う重なり幅より大きくされると、構造欠陥が発生し、折れ曲がりや生じたり比較的大きく生じたりし、また、IR不良も発生した。

【0073】これらのことから、構造欠陥が発生せず、折れ曲がりが生じず、また、IR不良が発生しないようにするには、試料21～24のように、隅での重なり幅を辺に沿う重なり幅を小さくしなければならないことがわかる。

【0074】以上、この発明を図示した実施形態に関連して説明したが、この発明の範囲内において、その他、種々の変形例が可能である。

【0075】たとえば、図示の実施形態では、セラミックペースト17の、内部電極13の隅での重なり幅19を、内部電極13の辺に沿う重なり幅20より小さくするために、セラミックペースト17に設けられた切欠き部18を実質的に四角形状のものとしたが、他の形状の切欠き部であってもよい。

【0076】また、図示の実施形態では、内部電極13の周縁部に傾斜面15が形成されたが、傾斜面が形成さ

れていないものでも、同様に、内部電極の隅の部分に突起が生じ得るので、この発明を適用することができる。

【0077】

【発明の効果】以上のように、この発明によれば、内部電極の周縁部に傾斜面が形成され、内部電極の厚みによる段差を実質的になくするために付与されるセラミックペーストが内部電極の周縁部に重なるように付与され、かつ、セラミックペーストの内部電極の隅での重なり幅が内部電極の辺に沿う重なり幅より小さくなるようにされるので、たとえば図5および図6に示したような不都合が生じにくく、また、特に内部電極の隅の部分での突起による局所的な厚みの増加を防止でき、したがって、デラミネーション、膨らみ、亀裂、ボイド等の構造欠陥や、内部電極の端部での折れ曲がりや、それによる絶縁抵抗の不良等を生じさせにくくすることができる。

【0078】この発明において、内部電極を形成するとき、内部電極が、その周縁部においてセラミックグリーンシートの主面に対して鋭角をもつ傾斜面を与えるように形成されると、セラミックペーストの付与工程において、たとえ位置ずれが生じて、内部電極とセラミックペーストとの間にギャップが形成される事態を生じにくくすることができる。

【0079】また、この好ましい実施態様において、セラミックペーストを付与するとき、セラミックペーストが、上述した傾斜面の範囲内で内部電極の周縁部に重なるように付与されると、前述したような内部電極の隅の部分での突起による局所的な厚みの増加をより確実に防止することができる。

【0080】また、セラミックペーストを付与するにあたって、内部電極の辺に沿う重なり幅を340 μm 以下としたり、より好ましくは、320 μm 未満としたりすることにより、セラミックペーストの端縁が内部電極の周縁部を大きく越えて、内部電極とセラミックペーストとの重なり部分での厚みが増すことをより確実に防止することができるので、構造欠陥の発生を防止したり、内部電極の端部の折れ曲がりが生じることを防止したり、絶縁抵抗不良の発生を防止したりする効果をより確実に達成することができる。

【図面の簡単な説明】

【図1】この発明の一実施形態による積層セラミックコンデンサの製造方法に備える特徴的工工程を説明するためのもので、内部電極13の周縁部に重なるように付与されたセラミックペースト17の一部を拡大して示す平面図である。

【図2】図1の線II-IIに沿う拡大断面図である。

【図3】図1に示した状態を得るための積層セラミックコンデンサの製造方法に備える特徴的な工程を順次示す平面図である。

【図4】この発明にとって興味ある積層セラミックコンデンサの製造方法を示す斜視図である。

【図5】この発明が解決しようとする課題を説明するためのもので、セラミックペースト4の一部が内部電極2上に乗り上げた状態を示す断面図である。

【図6】この発明が解決しようとする他の課題を説明するためのもので、セラミックペースト4が内部電極2に対してギャップ6を形成しながら付与された状態を示す断面図である。

【符号の説明】

11 セラミックグリーンシート

12 主面

*13 内部電極

14 積層体チップ

15 傾斜面

16 角度

17 セラミックペースト

18 切欠き部

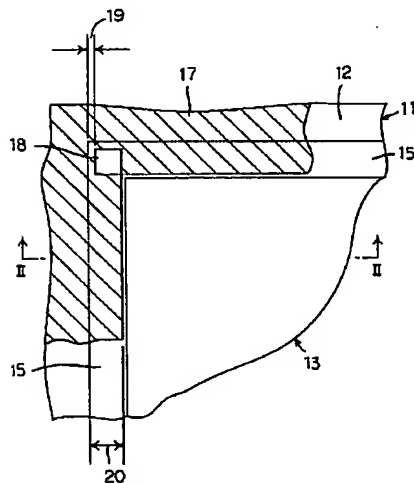
19 隅での重なり幅

20 辺に沿う重なり幅

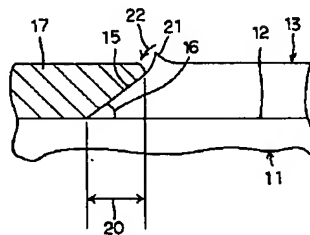
21 突起

*10

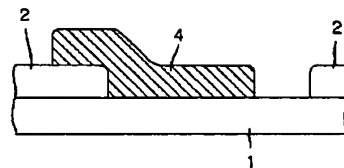
【図1】



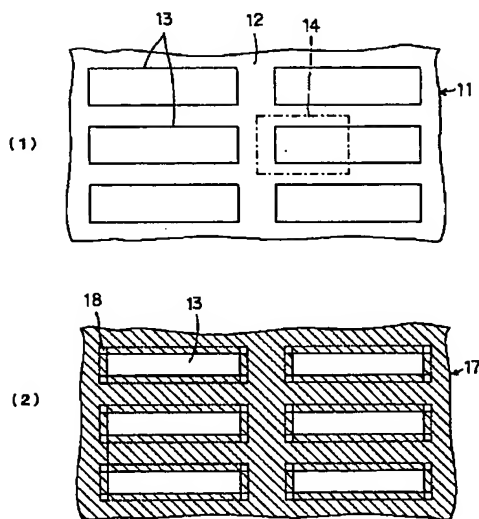
【図2】



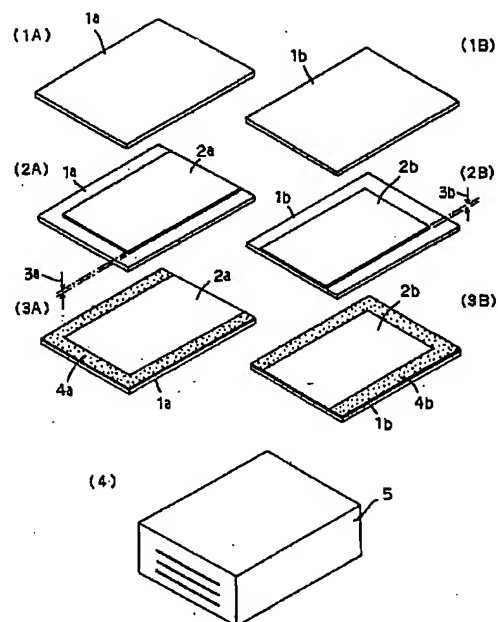
【図5】



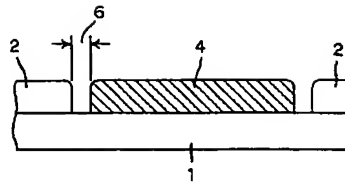
【図3】



【図4】



【図6】



フロントページの続き

(72)発明者 大森 長門
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 米田 康信
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

F ターム(参考) 5E001 AB03 AC03 AD03 AD05 AH01
AH05 AH06 AH09 AJ01 AJ02
5E082 AB03 BC38 EE01 EE04 EE35
FG04 FG06 FG26 FG46 FG54
LL01 LL02 LL03 MM22 MM24
PP09